

Projektowanie układów logicznych

Logical circuits design

Zestaw zadań nr 6

Tasks' set 6

Pół-sumator 1-bitowy.

Wejścia:

- 2 wejścia danych: A i B (bity do dodania)

Wyjście:

- 1 wyjście danych S (suma A+B)
- 1 wyjście danych C (przeniesienie)

Działanie układu:

- Na wyjście S podawana jest suma arytmetyczna bitów A i B, w razie potrzeby obcięta do najmłodszego bitu
- Na wyjście C podawane jest:
 - 0 jeżeli suma A+B mieści się w jednym bicie
 - 1 jeżeli suma A+B nie mieści się w jednym bicie

Zadania: zaprojektuj i wykonaj symulację półsumatora.

1-bit half-adder

Inputs:

- 2 data inputs: A and B (bits to be added)

Outputs:

- Data output S (sum A+B)
- Data output C (carry)

Circuit function:

- The output S has the state of arithmetic sum of bits A and B, limited to the least significant bit if needed
- The output C has the state
 - 0 if the sum A+B has length of 1 bit

- 1 if the sum $A+B$ has length of 2 bits (and thus cannot fit in the output S)

Tasks: design and simulate the half adder.

Sumator 8-bitowy

Wykorzystując pół-sumatory z poprzedniego zadania zaprojektuj i wykonaj symulację układu wykonujący sumę arytmetyczną dwóch 8-bitowych liczb całkowitych dodatnich (bez znaku)

8-bit adder

Using half adders from the previous exercise design and simulate a circuit that calculate arithmetic sum of two 8-bits positive integer numbers (unsigned)